

บทที่ 5

ผลการจำลองวงจรของความถี่หลายหน้าที่รูปแบบกระแส

ในหัวข้อนี้จะกล่าวถึง ผลการจำลองการทำงานของวงจรของความถี่หลายหน้าที่รูปแบบกระแสที่นำเสนอโดยใช้โปรแกรม PSpice ซึ่งเนื้อหาในบทนี้จะกล่าวถึง บทนำ การจำลองการทำงานของวงจรของความถี่หลายหน้าที่รูปแบบกระแส และบทสรุป

5.1 บทนำ

วงจรของความถี่หลายหน้าที่แบบซิมอสชนิดสามอินพุตหนึ่งเอาต์พุตที่สามารถปรับค่าตัวประกอบคุณภาพได้อย่างเป็นอิสระ โดยอาศัยโครงสร้างของวงจรดิฟเฟอเรนเชียลแบบไม่สูญเสียที่สังเคราะห์มาจากวงจรโอทีเอ็นชนิดหลายเอาต์พุตที่ต่อร่วมกับตัวเก็บประจุแบบต่อลงกราวด์เป็นอุปกรณ์หลัก วงจรที่นำเสนอสามารถกำหนดฟังก์ชันการถ่ายโอนของวงจรความถี่ได้ห้ารูปแบบ (LPF, HPF, BPF, BRF และ APF) ภายในวงจรเดียวกัน อีกทั้งยังสามารถปรับจูนค่าตัวประกอบคุณภาพ (Q_p) ด้วยวิธีการทางอิเล็กทรอนิกส์ได้อย่างเป็นอิสระจากค่าความถี่ตอบสนอง (ω_p) โดยมีค่าความไวต่ออุปกรณ์ก่อนข้างต่ำ คุณลักษณะของวงจรที่ได้ถูกจำลองการทำงานด้วยโปรแกรม PSpice พบว่ามีความสอดคล้องกับคุณสมบัติในทางทฤษฎีเป็นอย่างดี อีกทั้งวงจรที่นำเสนอมีโครงสร้างที่ไม่ซับซ้อนถูกออกแบบด้วยเทคโนโลยีซิมอส จึงทำให้มีความเหมาะสมกับการนำไปสร้างเป็นวงจรรวมได้ต่อไป

5.2 การจำลองการทำงานของวงจรของความถี่หลายหน้าที่รูปแบบกระแส

วงจรของความถี่หลายหน้าที่รูปแบบกระแสที่นำเสนอ แสดงได้ดังภาพที่ 4.4 ซึ่งสามารถยืนยันคุณสมบัติ และประสิทธิภาพการทำงานของวงจรด้วยโปรแกรม PSpice โดยใช้ Model TSMC MOSIS 0.25 μ m [18] แสดงได้ดังตารางที่ 5.1 โดยมีการออกแบบเป็นวงจร CMOS MO-OTA แสดงได้ดังภาพที่ 4.2 ซึ่งวงจรที่นำเสนอจะใช้แรงดันไฟเลี้ยงอยู่ที่ ± 1.2 โวลต์ และมีขนาดของทรานซิสเตอร์ที่ใช้ในการออกแบบแสดงได้ดังตารางที่ 5.2

ตารางที่ 5.1 พารามิเตอร์ของทรานซิสเตอร์ TSMC MOSIS 0.25 μm [18]

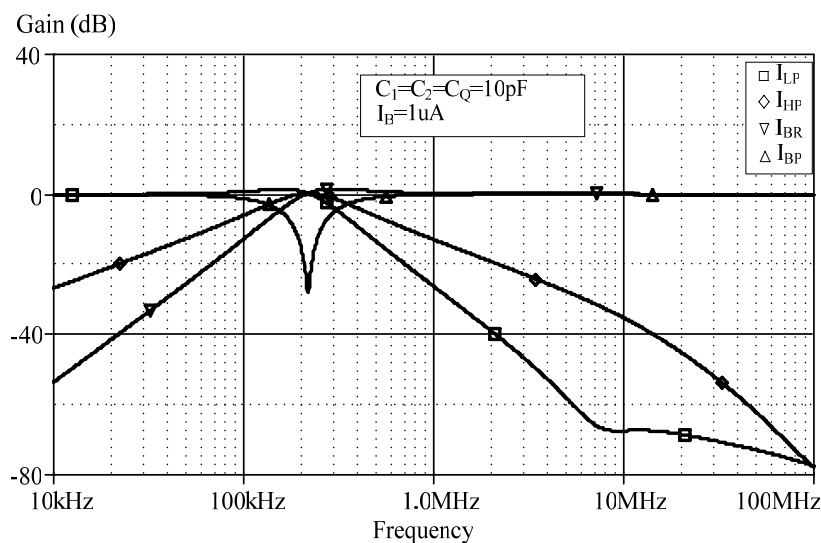
```
.MODEL NMOS1 NMOS (LEVEL=3 TOX=5.7E-9 NSUB=1E17 GAMMA=0.4317311
+PHI=0.7 VTO=0.4238252 DELTA=0 UO=425.6466519 ETA=0 THETA=0.1754054
+KP=2.501048E-4 VMAX=8.287851E4 KAPPA=0.1686779 RSH=4.062439E-3
+NFS=1E12 TPG=1 XJ=3E-7 LD=3.162278E-11 WD=1.232881E-8 CGDO=6.2E-10
+CGSO=6.2E-10 CGBO=1E-10 CJ=1.81211E-3 PB=0.5 MJ=0.3282553
+CJSW=5.341337E-10 MJSW=0.5)
```

```
.MODEL PMOS1 PMOS (LEVEL=3 TOX=5.7E-9 NSUB=1E17 GAMMA=0.6348369
+PHI=0.7 VTO=-0.5536085 DELTA=0 UO=250 ETA=0 THETA=0.1573195
+KP=5.19415E-5 VMAX=2.295325E5 KAPPA=0.7448494 RSH=30.0776952 NFS=1E12
+TPG=-1 XJ=2E-7 LD=9.96834E-13 WD=5.47511E-9 CGDO=6.66E-10 CGSO=6.66E-10
+CGBO=1E-10 CJ=1.893569E-3 PB=0.9906013 MJ=0.4664287 CJSW=3.625544E-10
+MJSW=0.5)
```

ตารางที่ 5.2 Aspect Ratio ของทรานซิสเตอร์ที่ออกแบบเป็น CMOS MO-OTA

<i>Transistors</i>	<i>W(μm)</i>	<i>L(μm)</i>
$M_1, M_2, M_3, M_4, M_6, M_7$	5	1
M_5, M_8	5.5	1
$M_9 - M_{12}$	3	1

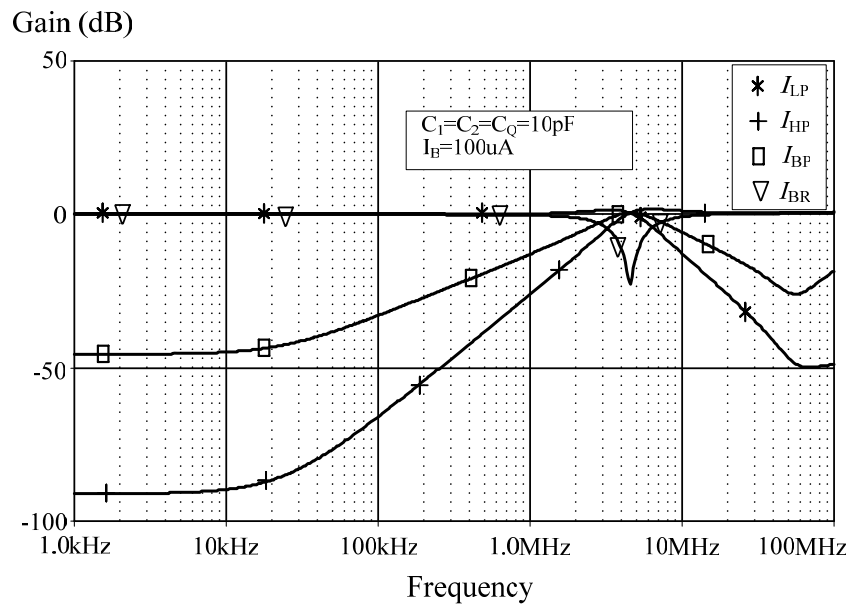
ผลการจำลองการทำงานของวงจรรองความถี่หลายหน้าที่รูปแบบกระแสที่นำเสนอในงานวิจัย สามารถแสดงได้ดังภาพที่ 5.1 – 5.6 ตามลำดับ คือ



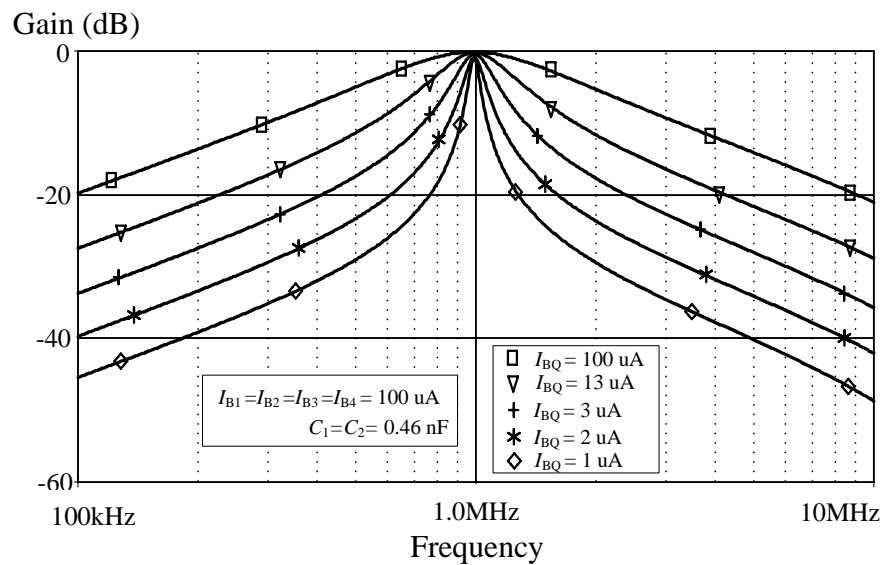
ภาพที่ 5.1 คุณสมบัติของวงจรกรองความถี่ทั้ง 4 แบบ เมื่อปรับค่า $I_B = 1 \mu\text{A}$

จากภาพที่ 5.1 แสดงคุณสมบัติพื้นฐานของวงจรกรองความถี่หลายหน้าที่รูปแบบกระแสที่นำเสนอสื่อทำการจำลองการทำงานโดยป้อนสัญญาณไฟฟ้ากระแสสลับที่ความถี่ตั้งแต่ 10 kHz – 100 MHz ตามเงื่อนไขของการกรองความถี่ เมื่อกำหนดค่าตัวเก็บประจุ $C_1 = C_2 = C_Q$ มีค่าเท่ากับ 10 pF และให้ค่ากระแสไบอัส I_B ของวงจรมีค่าเท่ากับ $1 \mu\text{A}$ จากการจำลองพบว่าวงจรกรองความถี่ที่นำเสนอสามารถให้คุณสมบัติของวงจรกรองความถี่ทั้ง 4 แบบ คือ คุณสมบัติของวงจรกรองความถี่ต่ำผ่าน กรองความถี่สูงผ่าน กรองความถี่ที่ต้องการผ่าน และกรองความถี่ที่ต้องการออก โดยมีค่าของความถี่ตอบสนอง (ω_p) อยู่ประมาณ 200 kHz

จากภาพที่ 5.2 แสดงคุณสมบัติพื้นฐานของวงจรกรองความถี่หลายหน้าที่รูปแบบกระแสที่นำเสนอสื่อทำการจำลองการทำงานโดยป้อนสัญญาณไฟฟ้ากระแสสลับที่ความถี่ตั้งแต่ 10 kHz – 100 MHz ตามเงื่อนไขของการกรองความถี่ เมื่อกำหนดค่าตัวเก็บประจุ $C_1 = C_2 = C_Q$ มีค่าเท่ากับ 10 pF และให้ค่ากระแสไบอัส I_B ของวงจรมีค่าเท่ากับ $100 \mu\text{A}$ จากการจำลองพบว่าวงจรกรองความถี่ที่นำเสนอสามารถให้คุณสมบัติของวงจรกรองความถี่ทั้ง 4 แบบ คือ คุณสมบัติของวงจรกรองความถี่ต่ำผ่าน กรองความถี่สูงผ่าน กรองความถี่ที่ต้องการผ่าน และกรองความถี่ที่ต้องการออก โดยมีค่าของความถี่ตอบสนอง (ω_p) อยู่ประมาณ 4.5 MHz



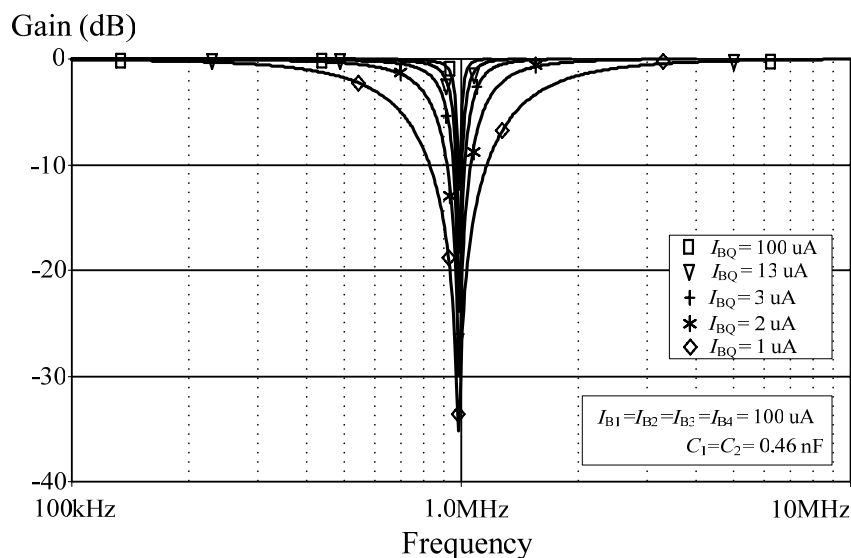
ภาพที่ 5.2 คุณสมบัติของวงจรกรองความถี่ทั้ง 4 แบบ เมื่อปรับค่า $I_B = 100\mu\text{A}$



ภาพที่ 5.3 คุณสมบัติของวงจรกรองความถี่ที่ต้องการผ่าน BPF เมื่อปรับค่าของ I_{BQ}

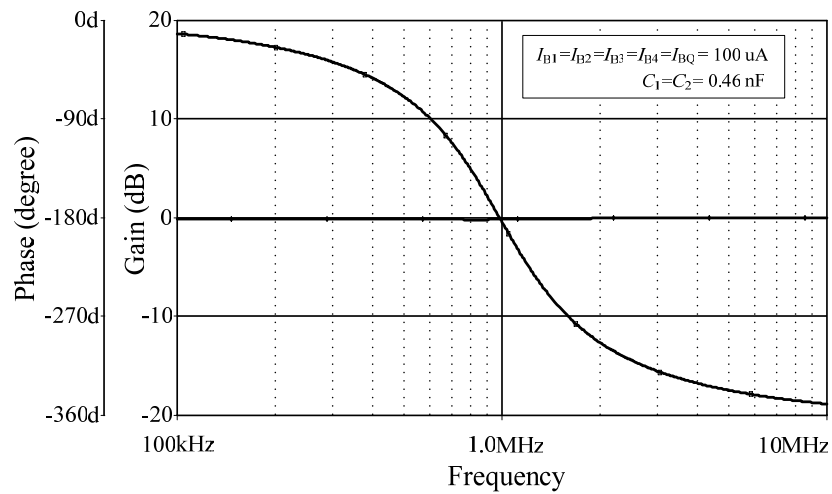
จากภาพที่ 5.3 เพื่อเป็นการยืนยันคุณสมบัติการปรับค่าตัวประกอบคุณภาพ (Q_p) ได้อย่างเป็นอิสระจากค่าความถี่ตอบสนอง (ω_p) ตามสมการที่ (4.11) โดยทำการกำหนดให้วงจรกรองความถี่ที่ต้องการผ่าน (BPF) มีค่าของความถี่ตอบสนองอยู่ที่ 1 MHz เมื่อกำหนดให้ตัวเก็บประจุ $C_1 = C_2$ มีค่าเท่ากับ 0.46 nF และให้ค่ากระแสไบอัส $I_{B1} = I_{B2} = I_{B3} = I_{B4}$ ของวงจรมีค่าเท่ากับ 100 μA

ทดลองปรับค่าของ Q_p โดยการปรับกระแสไบอัส I_{BQ} มีค่าเป็น 1, 2, 3, 13 และ $100\mu\text{A}$ ตามลำดับ จากการจำลองผลการทำงานพบว่า การปรับค่าตัวประกอบคุณภาพ (Q_p) สามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์จากการปรับค่าของกระแสไบอัสของโอทีเอที I_{BQ} โดยไม่มีผลกระทบต่อค่าของความถี่ตอบสนอง (ω_p) แต่อย่างใด



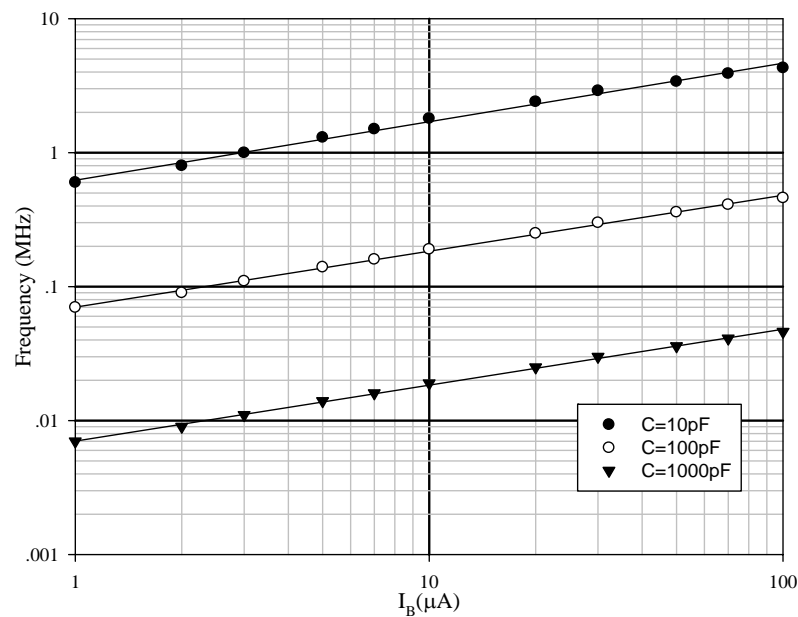
ภาพที่ 5.4 คุณสมบัติของวงจรความถี่ที่ต้องการออก BRF เมื่อปรับค่าของ I_{BQ}

จากภาพที่ 5.4 เพื่อเป็นการยืนยันคุณสมบัติการปรับค่าตัวประกอบคุณภาพ (Q_p) ได้อย่างเป็นอิสระจากค่าความถี่ตอบสนอง (ω_p) ตามสมการที่ (4.11) โดยทำการกำหนดให้วงจรความถี่ที่ต้องการออก (BRF) มีค่าของความถี่ตอบสนองอยู่ที่ 1 MHz เมื่อกำหนดให้ตัวเก็บประจุ $C_1 = C_2$ มีค่าเท่ากับ $0.46\ \text{nF}$ และให้ค่ากระแสไบอัส $I_{B1} = I_{B2} = I_{B3} = I_{B4}$ ของวงจรมีค่าเท่ากับ $100\ \mu\text{A}$ ทดลองปรับค่าของ Q_p โดยการปรับกระแสไบอัส I_{BQ} มีค่าเป็น 1, 2, 3, 13 และ $100\ \mu\text{A}$ ตามลำดับ จากการจำลองผลการทำงานพบว่า การปรับค่าตัวประกอบคุณภาพ (Q_p) สามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์จากการปรับค่าของกระแสไบอัสของโอทีเอที I_{BQ} โดยไม่มีผลกระทบต่อค่าของความถี่ตอบสนอง (ω_p) แต่อย่างใด



ภาพที่ 5.5 คุณสมบัติของวงจรกรองผ่านทุกความถี่ APF ที่ความถี่ตอบสนอง 1 MHz

จากภาพที่ 5.5 แสดงคุณสมบัติของวงจรกรองผ่านทุกความถี่ (APF) ของวงจรกรองความถี่หลายหน้าที่รูปแบบกระแสที่นำเสนอ จากภาพที่ 4.4 ทำการจำลองการทำงานโดยกำหนดให้มีเงื่อนไขเป็น $I_{in1} = I_{in2} = I_{in3} = I_{in}$ ตัวเก็บประจุ $C_1 = C_2$ มีค่าเท่ากับ 0.46 nF และให้ค่ากระแสไบอัส $I_{B1} = I_{B2} = I_{B3} = I_{B4} = I_{BQ}$ ของวงจรมีค่าเท่ากับ $100\mu A$ จากการจำลองผลพบว่าวงจรกรองความถี่ที่นำเสนอสามารถให้คุณสมบัติของวงจรกรองผ่านทุกความถี่ (APF) ที่ความถี่ตอบสนอง 1 MHz



ภาพที่ 5.6 ผลการตอบสนองทางความถี่จากการปรับค่าของ I_B และ C

จากภาพที่ 5.6 แสดงผลการวิเคราะห์หาค่าการตอบสนองทางความถี่ ของวงจรรองความถี่หลายหน้าที่รูปแบบกระแสที่นำเสนอ โดยทำการเปลี่ยนค่ากระแสไบอัส I_B ของโอทีเอตั้งแต่ $1\mu\text{A}$ - $100\mu\text{A}$ และค่าของตัวเก็บประจุตั้งแต่ 10pF - 1000pF ผลจากการวิเคราะห์หาค่าการตอบสนองทางความถี่พบว่ามีความสอดคล้องกับทฤษฎีที่กล่าวมาแล้วเป็นอย่างดี

5.3 บทสรุป

ในบทนี้ได้กล่าวถึงผลการจำลองการทำงานของวงจรรองความถี่หลายหน้าที่รูปแบบกระแสที่นำเสนอโดยใช้โปรแกรม PSpice โดยใช้ Model TSMC MOSIS $0.25\mu\text{m}$ และมีการออกแบบเป็นวงจร CMOS MO-OTA ใช้แรงดันไฟเลี้ยงอยู่ที่ ± 1.2 โวลต์ จากการจำลองการทำงานของวงจรรองความถี่หลายหน้าที่รูปแบบกระแสที่นำเสนอในภาพที่ 5.1 และ 5.2 พบว่า สามารถได้คุณสมบัติของวงจรรองความถี่ทั้ง 4 แบบ คือ คุณสมบัติของวงจรรองความถี่ต่ำผ่าน กรองความถี่สูงผ่าน กรองความถี่ที่ต้องการผ่านและกรองความถี่ที่ต้องการออก โดยมีค่าของความถี่ตอบสนอง (ω_p) อยู่ประมาณ 200 kHz และ 4.5 MHz โดยกำหนดให้ค่ากระแสไบอัส I_B ของวงจรมีค่าเท่ากับ $1\mu\text{A}$ และ $100\mu\text{A}$ ตามลำดับ และเพื่อเป็นการยืนยันหลักการในสมการที่ (4.11) เมื่อกำหนดความถี่ตอบสนองที่ 1 MHz ทดลองปรับค่าของตัวประกอบคุณภาพ Q_p โดยการปรับค่ากระแสไบอัสของ I_{BQ} ผลของความถี่ตอบสนองแสดงดังภาพที่ 5.3 และ 5.4 ตามลำดับ ในผลการจำลองสำหรับกรณีของ (BPF และ BRF) จากการปรับค่าตัวประกอบคุณภาพ Q_p ด้วยวิธีการข้างต้นแสดงดังภาพที่ 5.3 และ 5.4 พบว่าการปรับค่าของตัวประกอบคุณภาพ Q_p สามารถปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์จากการปรับค่าของกระแสไบอัส โอทีเอซึ่งไม่มีผลต่อค่าของความถี่ตอบสนอง ω_p นอกจากนี้วงจรรองความถี่หลายหน้าที่รูปแบบกระแสที่นำเสนอ ยังให้คุณสมบัติของการกรองผ่านทุกความถี่แสดงได้ดังภาพที่ 5.5 และสุดท้ายแสดงผลการวิเคราะห์หาค่าการตอบสนองทางความถี่จากการปรับค่าของ I_B และ C พบว่ามีความสอดคล้องกับทฤษฎีที่กล่าวมาแล้วเป็นอย่างดี