

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

การประมวลสัญญาณอนาลอกในปัจจุบัน วงจรกรองความถี่ได้ถูกออกแบบและพัฒนาขึ้นมาอย่างต่อเนื่องสำหรับการทำงานในรูปแบบกระแสและเป็นที่ยอมรับกันดีว่ามีข้อดีกว่าวงจรกรองความถี่ที่ทำงานในรูปแบบแรงดัน ปัจจุบันเทคโนโลยีทางด้านอิเล็กทรอนิกส์และโทรคมนาคมได้วิวัฒนาการไปอย่างรวดเร็วและเทคโนโลยีที่จำเป็นส่วนหนึ่งคือ เทคโนโลยีของการออกแบบวงจรอิเล็กทรอนิกส์ที่ได้มีการพัฒนาตามไปด้วยอย่างรวดเร็ว ทั้งระบบดิจิทัล (Digital) และระบบอนาลอก (Analog) โดยในหัวข้อวิจัยได้กล่าวถึงส่วนของอนาลอกเท่านั้น วงจรด้านอนาลอกจะประกอบด้วยอุปกรณ์แบบแอกทิฟและแบบพาสซีฟหรือทั้งสองแบบ ซึ่งถ้าเป็นอุปกรณ์แบบแอกทิฟส่วนใหญ่จะใช้ทรานซิสเตอร์หรือมอสทรานซิสเตอร์ในการออกแบบเป็นหลัก จากการออกแบบวงจรอิเล็กทรอนิกส์ในปัจจุบันส่วนใหญ่มักนิยมใช้ทรานซิสเตอร์ที่เป็นชนิดมอสเฟต (MOSFET : Metal Oxide Semiconductor Field-Effect Transistor) มาแทนทรานซิสเตอร์ชนิดไบโพลาร์ (BJT) สาเหตุเพราะทรานซิสเตอร์มอสเฟต มีข้อดีหลายอย่าง เช่น การสูญเสียกำลังงานต่ำกว่า มีค่าของอินพุตอิมพีแดนซ์สูงกว่าและสามารถทำงานได้ดีขณะที่ใช้แรงดันไฟเลี้ยงต่ำ ซึ่งจะทำให้เกิดความร้อนน้อยกว่า จึงเน้นไปในด้านของการทำเป็นวงจรรวม (IC: Integrated Circuit) ที่โดยใช้เทคโนโลยีซีมอส ซึ่งกำลังเป็นที่นิยมกันอย่างมากในปัจจุบันด้วยเทคโนโลยี (VLSI : Very Large Scale Integration) ที่ใช้ในการออกแบบวงจรรวม จะทำให้ขนาดของชิพ (Chip) ที่ได้มีขนาดเล็กลงอย่างมากและมีการทำงานที่รวดเร็วขึ้น

หัวข้อวิจัยนี้เป็น การวิเคราะห์และออกแบบวงจรกรองความถี่หลายหน้าที่รูปแบบกระแสชนิดสามอินพุตหนึ่งเอาต์พุตที่ใช้โครงสร้างดิฟเฟอเรนเชียลสามารถปรับค่าตัวประกอบคุณภาพได้อย่างเป็นอิสระทางอิเล็กทรอนิกส์ ซึ่งเป็นวงจรที่มีประโยชน์มากวงจรมุ่งทาง ด้านการประมวลสัญญาณทางอนาลอกและได้มีการนำไปใช้งานอย่างกว้างขวางในหลายสาขาทั้งทางด้านโทรคมนาคมและอิเล็กทรอนิกส์ โดยวงจรทั้งหมดจะมีโครงสร้างที่ไม่ซับซ้อนและถูกออกแบบด้วยเทคโนโลยีซีมอส ซึ่งจะกล่าวถึงต่อไป

1.2 ความมุ่งหมายและวัตถุประสงค์ของการวิจัย

หัวข้อวิจัยนี้มุ่งหวังเพื่อศึกษา การวิเคราะห์ และออกแบบวงจรกรองความถี่หลายหน้าที่ รูปแบบกระแสนิคสามอินพุทหนึ่งเอาท์พุทที่ใช้โครงสร้างดิฟเฟอเรนชิเอเตอร์ สามารถปรับค่าตัวประกอบคุณภาพได้อย่างเป็นอิสระทางอิเล็กทรอนิกส์ ซึ่งอาศัยสมการตั้งต้นของวงจรกรองความถี่ต่ำผ่าน (LPF: Low-Pass Filter) มาทำการวิเคราะห์ ออกแบบ โดยใช้หลักการของฟังก์ชันการถ่ายโอนแบบไบควอดเรติก (Biquadratic) เมื่อทำการออกแบบให้ทรานซิสเตอร์ทำงานเป็นวงจรย่อย ๆ ที่มีลักษณะเป็นวงจรดิฟเฟอเรนชิเอเตอร์ (Differentiator) ซึ่งในการทำงานของวงจรจะมีลักษณะคล้ายกันกับวงจรกรองความถี่สูงผ่าน โดยจะมีผลทำให้ค่าอัตราขยายของวงจรมากขึ้นในย่านความถี่สูง เพื่อชดเชยกับการตอบสนองทางความถี่ของอุปกรณ์แอกทีฟในวงจร ถ้ามีการนำมาสร้างเป็นวงจรกรองความถี่ จะทำให้ค่าอัตราขยายของวงจรมีความเสถียร (Stable) มากขึ้นในย่านความถี่สูง เพื่อเป็นการชดเชยให้กับแบนด์วิดท์ของอุปกรณ์แอกทีฟในวงจร วงจรทั้งหมดที่นำเสนอในการวิจัยมีโครงสร้างไม่ซับซ้อนและยุ่งยาก โดยคุณสมบัติทั้งหมดของวงจรสามารถยืนยันการทำงานได้เป็นอย่างดีด้วยโปรแกรม PSpice

1.3 สมมติฐานของการวิจัย

ในอดีตยุคแรก ๆ วงจรกรองความถี่อันดับสองแบบแอกทีฟที่มีอินพุทอิมพีแดนซ์สูงเป็นวงจร ที่ได้รับความสนใจ เนื่องจากวงจรสามารถต่อแบบคาสเคดเพื่อสร้างเป็นวงจรกรองความถี่ที่มีอันดับสูงได้ง่าย [1] ในขณะที่เดียวกันวงจรกรองความถี่ที่ใช้ตัวเก็บประจุแบบต่อกราวด์เป็นวงจรที่เหมาะสมกับการนำไปสร้างเป็นวงจรรวม [2] วงจรกรองความถี่ในรูปแบบแรงดันที่ใช้วงจรโอทีเอเป็นอุปกรณ์พื้นฐานถูกนำเสนอในวารสารต่าง ๆ เริ่มต้นจาก การนำเสนอวงจรกรองความถี่โดยใช้วงจรโอทีเอแปดวงจรและตัวเก็บประจุแบบต่อกราวด์สองตัว [3] การนำเสนอวงจรกรองความถี่ที่ใช้วงจรโอทีเอหกวงจรและตัวเก็บประจุแบบต่อกราวด์สองตัว แต่วงจรที่นำเสนอนี้สามารถสร้างวงจรกรองความถี่ได้เพียงหนึ่งเอาท์พุทที่ต้องการเงื่อนไขการเข้าคู่กันของอุปกรณ์ ไว้สำหรับสร้างการตอบสนองความถี่ของวงจรกรองความถี่ [4-5] โดยที่การนำเสนอวงจรกรองความถี่ที่ให้เอาท์พุทสามชนิดได้ในวงจรเดียวกัน แต่อย่างไรก็ตามทั้งสองวงจรได้ใช้ตัวเก็บประจุสำหรับผ่านสัญญาณ ซึ่งทำให้ตัวเก็บประจุตัวนั้นกลายเป็นตัวเก็บประจุแบบลอยตัว จึงไม่เหมาะกับการต่อใช้งานแบบคาสเคด [6-7] ทำให้เกิดความยุ่งยากในการนำไปผลิตเป็นวงจรรวม (Integrated Circuits) เช่นกัน

การแก้ปัญหาข้างต้นในหัวข้อวิจัยนี้ได้มีการนำเสนอ วงจรกรองความถี่หลายหน้าที่รูปแบบกระแสใช้โครงสร้างของวงจรดิฟเฟอเรนเชียลแบบไม่สูญเสีย (Lossless Differentiator) โดยมีโอทีเอและตัวเก็บประจุแบบต่อลงกราวด์เป็นอุปกรณ์หลัก เพื่อนำมาสร้างเป็นวงจรกรองความถี่หลายหน้าที่รูปแบบกระแสที่ปรับค่าตัวประกอบคุณภาพด้วยวิธีการทางอิเล็กทรอนิกส์ ได้อย่างเป็นอิสระจากค่า ความถี่ตอบสนอง มีค่าความไวต่ำ อีกทั้งยังให้คุณสมบัติของวงจรกรองความถี่ได้อย่างครบถ้วนภายในวงจรเดียวกัน หลักการที่นำมาสร้างวงจรประมวลสัญญาณอนาล็อกสำหรับงานวิจัยในครั้งนี้ สามารถที่จะนำไปสร้างเป็นวงจรรวมในอนาคตได้ โดยวงจรทั้งหมดได้มีการออกแบบโดยใช้เทคโนโลยีซีมอส

1.4 ทฤษฎีหรือแนวคิดที่ใช้ในการวิจัย

ฟังก์ชันการถ่ายโอนแบบไบควอดเรติก เป็นหลักการที่นิยมใช้กันอย่างกว้างขวางโดยนำมาวิเคราะห์ห่ออกแบบเป็นวงจรกรองความถี่ได้อย่างมีประสิทธิภาพ จากหลักการที่กล่าวมาได้มีการนำมาสร้างเป็นวงจรกรองความถี่หลายรูปแบบโดยส่วนใหญ่ใช้โครงสร้างของวงจรอินทิเกรเตอร์ (Integrator) เป็นหลัก แต่ในการวิจัยนี้จะใช้โครงสร้างของวงจรดิฟเฟอเรนเชียลแบบไม่สูญเสียเป็นหลัก ซึ่งจะมีการทำงานของวงจรในลักษณะเดียวกับวงจรกรองความถี่สูงผ่าน โดยมีผลทำให้ค่าอัตราขยายของวงจรมากขึ้นในย่านความถี่สูง เพื่อชดเชยการตอบสนองทางความถี่ของอุปกรณ์แอกทิฟในวงจรและถ้ามีการนำมาสร้างเป็นวงจรกรองความถี่ ซึ่งจะทำให้ค่าอัตราขยายของวงจรมีความเสถียรมากขึ้นในย่านความถี่สูง เพื่อชดเชยให้กับแบนด์วิดท์ของอุปกรณ์แอกทิฟในวงจร ซึ่งวงจรที่นำเสนอใช้สมการของวงจรกรองความถี่ต่ำผ่าน (Low-Pass Filter) มาเป็นสมการตั้งต้น เพื่อให้ได้โครงสร้างที่สามารถสังเคราะห์เป็นวงจรกรองความถี่ที่ได้จากวงจรดิฟเฟอเรนเชียล โดยการวิเคราะห์จากการทำงานของโอทีเอ (Operational Transconductance Amplifier: OTA) และตัวเก็บประจุแบบต่อลงกราวด์เป็นอุปกรณ์ที่นำมาสร้างในการวิจัยนี้ซึ่งจะมีการปรับค่าได้ทางอิเล็กทรอนิกส์อยู่ 2 ชนิด ได้แก่ ค่าความถี่ตอบสนอง (ω_p) และค่าตัวประกอบคุณภาพ (Q_p) ที่มีความเป็นอิสระต่อกัน โดยในหัวข้อการวิจัยนี้ได้แสดงผลของการจำลองการทำงานโดยใช้ PSpice เพื่อเปรียบเทียบวิธีการที่นำเสนอกับวิธีการแบบเดิม

1.5 การเปรียบเทียบระหว่างวิธีการที่นำเสนอกับวิธีการแบบพื้นฐาน

วงจรกรองความถี่หลายหน้าที่รูปแบบกระแสที่นำเสนอ ตามหลักการเดิมโดยส่วนใหญ่จะใช้โครงสร้างของวงจรอินทิเกรเตอร์ (Integrator) ที่อาจจะออกแบบมาจากวงจรขยายความนำ

(Operational Transconductance Amplifier: OTA) ออกแบบจากวงจรสายพานกระแสควบคุมด้วยกระแส (Second Generations Current Controlled Current Conveyors: CCCCII) หรือ ออกแบบจากวงจรอินพุทกระแสแตกต่าง (Current Differencing Transconductance Amplifier: CDTA) เป็นต้น แต่จะมีการทำงานในลักษณะเดียวกันกับวงจรกรองความถี่ต่ำผ่าน ถ้ามีการนำมาสร้างเป็นวงจรกรองความถี่จะทำให้ค่าอัตราขยายของวงจรลดลงในย่านความถี่สูงด้วย รวมไปถึงค่าแบนด์วิดท์ของอุปกรณ์แอกทีฟในวงจร ซึ่งมีคุณสมบัติคล้ายกับวงจรกรองความถี่ต่ำผ่านทำให้ค่าอัตราขยายของวงจรมักไม่เสถียร (Unstable) ในย่านความถี่สูง แต่วงจรที่นำเสนอในงานวิจัยนี้อาศัยโครงสร้างของวงจรดิฟเฟอเรนเชียลเฟอเรนชิเอเตอร์ (Differentiator) เป็นหลัก ซึ่งจะมีการทำงานของวงจรในลักษณะเดียวกันกับวงจรกรองความถี่สูงผ่านมีผลทำให้ค่าอัตราขยายของวงจรมากขึ้นในย่านความถี่สูงเพื่อชดเชยการตอบสนองทางความถี่ของอุปกรณ์แอกทีฟในวงจร ถ้ามีการนำมาสร้างเป็นวงจรกรองความถี่ จะทำให้ค่าอัตราขยายของวงจรมีความเสถียร (Stable) มากขึ้นในย่านความถี่สูง เพื่อชดเชยให้กับแบนด์วิดท์ของอุปกรณ์แอกทีฟในวงจร

ดังนั้นหัวข้อวิจัยนี้นำเสนอ วงจรกรองความถี่หลายหน้าที่ที่ใช้โครงสร้างของวงจรดิฟเฟอเรนชิเอเตอร์แบบไม่สูญเสีย (Lossless Differentiator) ซึ่งมี OTAs และตัวเก็บประจุแบบต่อลงกราวด์เป็นอุปกรณ์หลัก เพื่อนำมาสร้างเป็นวงจรกรองความถี่หลายหน้าที่รูปแบบกระแสนิดหลายอินพุทหนึ่งเอาต์พุท (MISO: Multiple Input Single Output) ที่สามารถปรับค่าตัวประกอบคุณภาพด้วยวิธีการทางอิเล็กทรอนิกส์ได้อย่างเป็นอิสระจากค่าความถี่ตอบสนอง โดยมีค่าความไวค่อนข้างต่ำ อีกทั้งยังให้คุณสมบัติของวงจรกรองความถี่รูปแบบต่าง ๆ ได้อย่างครบถ้วน จากการกำหนดฟังก์ชันการถ่ายโอนทั้งห้ารูปแบบภายในวงจรเดียวกัน หลักการที่นำมาสร้างวงจรประมวลสัญญาณอนาล็อกสำหรับงานวิจัยในครั้งนี้ สามารถที่จะนำไปสร้างเป็นวงจรรวมในอนาคตได้ซึ่งวงจรทั้งหมดได้มีการออกแบบโดยใช้เทคโนโลยีซีมอส

1.6 ขอบเขตของการวิจัย

1.6.1 เพื่อวิเคราะห์และออกแบบ วงจรกรองความถี่หลายหน้าที่รูปแบบกระแสนิดสามอินพุทหนึ่งเอาต์พุทที่ใช้โครงสร้างดิฟเฟอเรนชิเอเตอร์สามารถปรับค่าตัวประกอบคุณภาพได้อย่างเป็นอิสระทางอิเล็กทรอนิกส์ ตามหลักการที่นำเสนอ

1.6.2 เพื่อจำลองผลด้วยการเลียนแบบการทำงานของวงจรที่ออกแบบขึ้น โดยใช้โปรแกรม PSpice เพื่อเปรียบเทียบผลลัพธ์กับหลักการทางทฤษฎี

1.7 ระเบียบวิธีดำเนินการวิจัย

1.7.1 ศึกษาฟังก์ชันการถ่ายโอนแบบไปควอดเรตติค ที่ใช้ในการวิเคราะห์สมการตั้งต้น จากวงจรกรองความถี่ต่ำผ่านที่อาศัยหลักการของวงจรดิฟเฟอเรนเชียลเอเตอร์ที่นำมาสังเคราะห์เป็น วงจรกรองความถี่หลายหน้าที่รูปแบบกระแสที่นำเสนอ

1.7.2 วิเคราะห์และออกแบบวงจรโอทีเอหลายเอาต์พุตแบบซีมอส (CMOS MO-OTA: CMOS Multiple Output Operational Transconductance Amplifier)

1.7.3 วิเคราะห์และออกแบบวงจรย่อย ที่จะนำมาเป็น โครงสร้างของวงจรกรองความถี่ หลายหน้าที่รูปแบบกระแสที่นำเสนอจากวงจร (CMOS MO-OTA)

1.7.4 วิเคราะห์และออกแบบ วงจรกรองความถี่หลายหน้าที่รูปแบบกระแสชนิดสาม อินพุตหนึ่งเอาต์พุตที่ใช้โครงสร้างดิฟเฟอเรนเชียลเอเตอร์สามารถปรับค่าตัวประกอบคุณภาพได้อย่าง เป็นอิสระทางอิเล็กทรอนิกส์ ตามแนวคิดและหลักการของโครงการที่นำเสนอ

1.7.5 ทดลองและทดสอบ การวิเคราะห์ผลการเลียนแบบการทำงานของวงจรกรอง ความถี่หลายหน้าที่รูปแบบกระแสชนิดสามอินพุตหนึ่งเอาต์พุตที่ใช้โครงสร้างดิฟเฟอเรนเชียลเอเตอร์ สามารถปรับค่าตัวประกอบคุณภาพได้อย่างเป็นอิสระทางอิเล็กทรอนิกส์ ด้วยโปรแกรม PSpice และเปรียบเทียบกับแนวคิดและหลักการในทางทฤษฎี

1.8 นิยามตัวย่อคำศัพท์เฉพาะ

G	หมายถึง	ขั้วเกต (Gate) ของมอสทรานซิสเตอร์
D	หมายถึง	ขั้วเดรน (Drain) ของมอสทรานซิสเตอร์
S	หมายถึง	ขั้วซอส (Source) ของมอสทรานซิสเตอร์
W	หมายถึง	ระยะห่างระหว่างขั้วเดรนและขั้วซอสเป็นความ กว้างของมอสทรานซิสเตอร์ (W: Channel Width)
L	หมายถึง	ระยะห่างระหว่างขั้วเดรนและขั้วซอสเป็นความ ยาวของมอสทรานซิสเตอร์ (L: Channel Length)
V_{DD}	หมายถึง	แรงดันไฟเลี้ยงบวกสำหรับวงจร
V_{SS}	หมายถึง	แรงดันไฟเลี้ยงลบสำหรับวงจร
CMOS	หมายถึง	คอมพริเมนต์ทารี MOS

<i>MO-OTA</i>	หมายถึง	วงจรรขยายความนำชนิดหลายเอาท์พุท
<i>Universal Filter</i>	หมายถึง	ตัวกรองความถี่หลายหน้าที่
ω_p	หมายถึง	ค่าความถี่ตอบสนอง
Q_p	หมายถึง	ค่าตัวประกอบคุณภาพ
<i>Non- Saturation</i>	หมายถึง	ช่วงการนำกระแสไม่อิ่มตัว
<i>P Spice</i>	หมายถึง	โปรแกรมเลียนแบบการทำงานสำหรับวงจรอิเล็กทรอนิกส์และวงจรไฟฟ้า
<i>Model</i>	หมายถึง	แบบจำลอง ที่ใช้อ้างอิงเป็นสมการต่าง ๆ

1.9 ประโยชน์ที่จะได้รับจากการวิจัย

1.9.1 เพื่อตีพิมพ์ เผยแพร่ ผลงานวิจัยและชื่อเสียงของมหาวิทยาลัยต้นสังกัด

1.9.2 ได้วงจรรองความถี่หลายหน้าที่รูปแบบกระแสดสามอินพุทหนึ่งเอาท์พุทที่ใช้โครงสร้างดิฟเฟอเรนเชียลสามารถปรับค่าตัวประกอบคุณภาพได้อย่างเป็นอิสระทางอิเล็กทรอนิกส์ ที่มีการทำงานที่เสถียรในย่านความถี่สูง โดยใช้แรงดันไฟเลี้ยงต่ำและใช้กำลังงานน้อย

1.9.3 เพื่อพัฒนาเทคนิคความรู้ใหม่ทางด้านวิศวกรรมศาสตร์และอุตสาหกรรมการวิจัยให้มากขึ้น

1.9.4 สามารถนำผลการวิจัยไปประยุกต์ต่อยอด โดยการออกแบบและสร้างเป็นวงจรรวมในอนาคตได้ง่ายขึ้น